

HIGH-FREQUENCY CIRCUIT

Patent number: JP2001110976
Publication date: 2001-04-20
Inventor: MEN MITSUNORI
Applicant: MITSUBISHI ELECTRIC CORP
Classification:
- **International:** H01L25/00; H01L25/04; H01L25/18; H01Q17/00; H05K9/00
- **European:**
Application number: JP19990285438 19991006
Priority number(s):

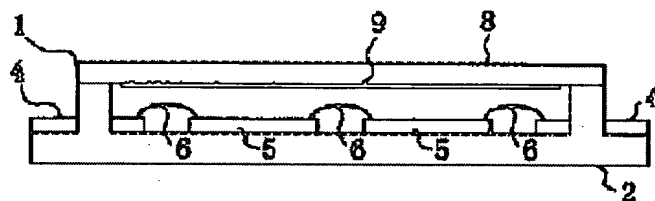
DOCUMENT 4

Report a data error here

Abstract of JP2001110976

PROBLEM TO BE SOLVED: To solve the problem that a high-frequency circuit cannot be downsized with a technique wherein an electronic wave absorbing body is attached to a cover, because such a technique causes the height of a case to increase due to the thick electronic wave absorbing body, in a method of reducing propagation of unnecessary electronic waves within the high-frequency circuit.

SOLUTION: A cover 8 for a high-frequency circuit 1 has a flat resistor 9, not an electronic wave absorbing body, attached to a surface thereof. The surface of the cover 8 to which the resistor 9 is attached faces circuit elements 5 within a case 2. As a result of this arrangement, current generated in the cover 8 when unnecessary electronic waves propagate through the space within the circuit 1 can be converted into heat by the resistor 9, whereby the unnecessary electronic waves within the circuit 1 can be reduced. Similar advantages can be obtained by a RuO₂ resistor film screen-printed on a thick-film cover, and a Ta₂N resistor film sputtered on a thin-film cover.



Data supplied from the esp@cenet database - Patent Abstracts of Japan

Document 4

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-110976
(P2001-110976A)

(43) 公開日 平成13年4月20日 (2001.4.20)

| (51) Int.Cl. | 識別記号 | F I | テームコード* (参考) |
|---------------|------|---------------|--------------|
| H 0 1 L 25/00 | | H 0 1 L 25/00 | B 5 E 3 2 1 |
| 25/04 | | H 0 1 Q 17/00 | 5 J 0 2 0 |
| 25/18 | | H 0 5 K 9/00 | M |
| H 0 1 Q 17/00 | | H 0 1 L 25/04 | Z |
| H 0 5 K 9/00 | | | |

審査請求 未請求 請求項の数3 OL (全4頁)

(21) 出願番号 特願平11-285438
(22) 出願日 平成11年10月6日 (1999.10.6)

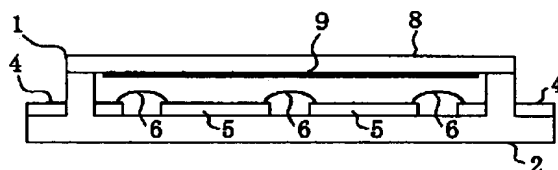
(71) 出願人 000006013
三菱電機株式会社
東京都千代田区丸の内二丁目2番3号
(72) 発明者 面 充徳
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内
(74) 代理人 100102439
弁理士 宮田 金雄 (外2名)
Fターム(参考) 5E321 AA01 AA03 B823 GG11
5J020 BD01 BD02 EA03 EA04 EA10

(54) 【発明の名称】 高周波回路

(57) 【要約】

【課題】 高周波回路内の不要電波伝搬の軽減方法として、電波吸収体をフタに取り付けた手法では電波吸収体の厚さが厚いためケースの高さが高くなり、高周波回路を小型化する点で問題があった。

【解決手段】 高周波回路のフタとして、電波吸収体を取り付けたフタのかわりにフタの回路素子と対向する面に平板状の抵抗体を設ける。



【特許請求の範囲】

【請求項1】 コパール系の金属または金属めっきを施したセラミックを用い、その断面が凹字状になるように形成したケースと、上記ケースの凹部をふさぐように取り付けられ、かつケースの内部空間と外部空間を電気的に遮蔽するフタと、上記ケースの凹部に所定の間隔で取り付けられ、かつ互いに電気的に接続されている回路素子と、上記ケースの外側と内側を信号線によって電気的に接続するため上記ケースに埋め込まれ、かつ回路素子の一部とつながっている一対のフィードスルーとからなる高周波回路において、上記フタの上記回路素子と対向する面に平板状の抵抗体を設けたことを特徴とする高周波回路。

【請求項2】 上記フタとして誘電体基板を用い、その誘電体基板上に上記抵抗体として酸化ルテニウム (RuO_2) がスクリーン印刷してある厚膜基板によって形成したことを特徴とする請求項1記載の高周波回路。

【請求項3】 上記フタとして誘電体基板を用い、その誘電体基板上に上記抵抗体として窒化タンタル (Ta_2N) がスパッタリングで生成された薄膜基板によって形成したことを特徴とする請求項1記載の高周波回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明はパッケージングされた高周波回路内の空間に放射された不要な電波の伝搬を軽減することに関する。

【0002】

【従来の技術】 図6はコパール系の金属または表面に金属のめっきを施したセラミックからなるパッケージングされた高周波回路1であり、2は内部に高周波回路を実装するケース、3はケース2の内部と外部を電気的に遮蔽するフタ、4は高周波信号の出入口である入出力フィードスルーである。尚、説明を簡単にするためバイアス回路用のフィードスルーは省略してある。図7は図6の断面図であり、5はケース上に半田で取り付けられた回路素子、6は回路素子5および入出力フィードスルー4を電気的に接続する金ワイヤである。

【0003】 高周波回路1内では、例えば回路素子5間の金ワイヤ6による接続が原因で不整合が生じ不要な電波が高周波回路1内の空間に放射され空間を伝搬し回路発振等の悪影響を及ぼすことがある。従来においては上記問題点を解決するために図8のようにカーボンリテツと合成ゴムの材質からなる電波吸収体7をフタ3に接着し、断面図でみると図9のように電波吸収体7を取り付けた側が回路素子5と対向するようにフタ3をケース2に接着または半田付けすることによって、高周波回路1内で発生し高周波回路1内空間を伝搬する不要な電波を減少させていた。

【0004】

【発明が解決しようとする課題】 上記のような電波吸収

体をフタに取り付けた手法をとる不要電波伝搬の減少方法においては、電波吸収体の厚さが厚いためケースの高さが高くなり、高周波回路を小型化する点で問題があった。

【0005】 この発明は上記のような課題を解決するためになされたもので、不要電波の伝搬を軽減する手段として電波吸収体を取り付けたフタを使用する場合よりも小型化が可能な高周波回路を提案するものである。

【0006】

【課題を解決するための手段】 第1の発明による高周波回路では、高周波回路を収納するケースのフタの回路素子と対向する面に平板状の抵抗体を設ける。

【0007】 また、第2の発明による高周波回路では、上記フタとして誘電体基板を用い、かつ酸化ルテニウム (RuO_2) からなる抵抗膜でスクリーン印刷した厚膜基板のフタを用いる。

【0008】 また、第3の発明による高周波回路では、上記フタとして誘電体基板を用い、窒化タンタル (Ta_2N) からなる抵抗膜をスパッタリングで作成した薄膜基板のフタを用いる。

【0009】

【発明の実施の形態】 実施の形態1. 図1は発明の実施の形態1を示す図で、高周波回路1の断面図である。2は内部に回路素子を実装するケース、4は高周波信号の出入口である入出力フィードスルー、5はケース上に半田で取り付けられた回路素子、6は回路素子5および入出力フィードスルー4を電気的に接続する金ワイヤ、8は高周波回路の内部と外部を電気的に遮蔽するフタ、9はフタ8の回路素子と対向する面に設けられた平板状の抵抗体である。

【0010】 次に動作について説明する。不要な電波が高周波回路1内の空間を伝搬する際フタ8に発生する電流をフタ8に取り付けた抵抗体9で熱にかえる。その結果高周波回路1内の不要電波の伝搬を減少させることができる。

【0011】 実施の形態2. 実施の形態2は実施の形態1のフタ8を厚膜基板で構成したものである。次に図2と図3を用いて厚膜基板で構成したフタの特徴を説明する。図2において10は厚膜基板のフタ、11は酸化ルテニウム (RuO_2) の抵抗膜である。図3は厚膜基板のフタ10の断面図であり、誘電体基板12の高周波回路1の内側になる面のケースと接しない部分を除いた全面に金の導体膜13をスクリーン印刷で作成し、導体のスクリーン印刷を施さなかった部分に酸化ルテニウム (RuO_2) の抵抗膜11をスクリーン印刷してある。

【0012】 次に動作について説明する。不要な電波が高周波回路1内の空間を伝搬する際厚膜基板のフタ10に発生する電流を厚膜基板のフタ10に取り付けた酸化ルテニウム (RuO_2) の抵抗膜11で熱にかえる。その結果高周波回路1内の不要電波の伝搬を減少させるこ

とができる。

【0013】実施の形態3。実施の形態3は実施の形態1のフタ8を薄膜基板で構成したものである。次に図4と図5を用いて薄膜基板で構成したフタの特徴を説明する。図4において14は薄膜基板のフタ、15は窒化タンタル (Ta_2N) の抵抗膜である。図5は薄膜基板のフタ14の断面図であり、誘電体基板12の高周波回路1の内側になる面に窒化タンタル (Ta_2N) の抵抗膜15をスパッタリングで作成後、誘電体基板12全面に金の導体膜16を蒸着させ、さらにレジスト剤を使用して先に抵抗膜15を作成した面のケースと接しない部分のみをエッチングして抵抗膜15を露出させている。

【0014】次に動作について説明する。不要な電波が高周波回路1内の空間を伝搬する際薄膜基板のフタ14に発生する電流を薄膜基板のフタ14に取り付けた窒化タンタル (Ta_2N) の抵抗膜15で熱にかえる。その結果高周波回路1内の不要電波の伝搬を減少させることができる。

【0015】

【発明の効果】第1の発明によれば、平板状の抵抗体を取り付けたフタは電波吸収体を取り付けたフタよりも薄いので、高周波回路を小型化することができる。

【0016】また、第2の発明によれば、抵抗膜を取り付けた厚膜基板のフタは電波吸収体を取り付けたフタよりも薄いので、高周波回路を小型化することができる。

【0017】また、第3の発明によれば、抵抗膜を取り付けた薄膜基板のフタは電波吸収体を取り付けたフタよ

りも薄いので高周波回路を小型化することができる。

【図面の簡単な説明】

【図1】 この発明による高周波回路の実施の形態1を示す図である。

【図2】 この発明による高周波回路の実施の形態2を示す図である。

【図3】 この発明による高周波回路の実施の形態2を示す図である。

【図4】 この発明による高周波回路の実施の形態3を示す図である。

【図5】 この発明による高周波回路の実施の形態3を示す図である。

【図6】 パッケージングされた高周波回路を示す図である。

【図7】 パッケージングされた高周波回路の断面図である。

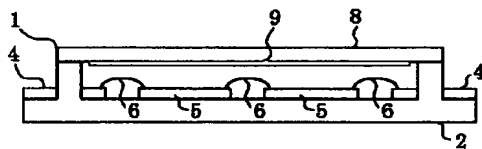
【図8】 電波吸収体の取り付け方法を説明するための図である。

【図9】 パッケージングされた高周波回路に電波吸収体を取り付けた時の断面図である。

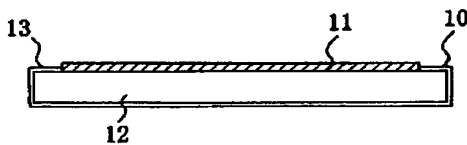
【符号の説明】

1 高周波回路、2 ケース、3 フタ、4 入出力フィードスルー、5 回路素子、6 金ワイヤ、7 電波吸収体、8 フタ、9 抵抗体、10 厚膜基板のフタ、11 抵抗膜、12 誘電体基板、13 導体膜、14 薄膜基板のフタ、15 抵抗膜、16 導体膜。

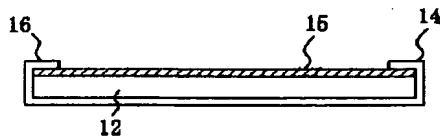
【図1】



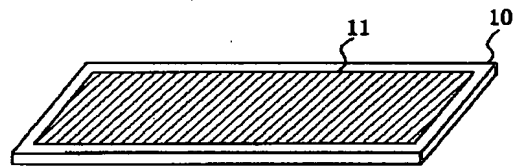
【図3】



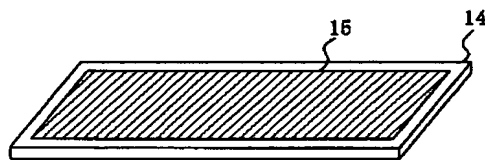
【図5】



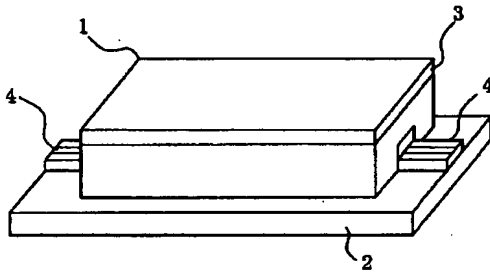
【図2】



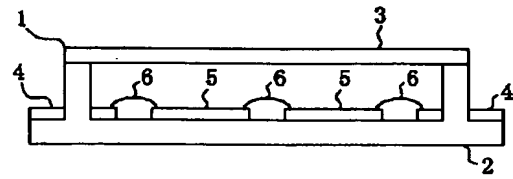
【図4】



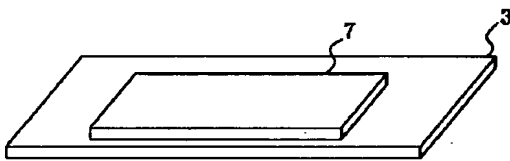
【图6】



【图7】



【图8】



【图9】

